

⑨ 日本国特許庁 (JP)

⑩ 特許出願公開

⑫ 公開特許公報 (A)

昭57—87151

⑪ Int. Cl.³
H 01 L 21/76
21/95
29/78

識別記号

庁内整理番号
8122—5F
7739—5F
7377—5F

⑬ 公開 昭和57年(1982)5月31日

発明の数 1
審査請求 未請求

(全 5 頁)

⑭ 半導体装置の製造方法

京芝浦電気株式会社総合研究所
内

⑮ 特 願 昭55—163901
⑯ 出 願 昭55(1980)11月20日
⑰ 発 明 者 黒沢景
川崎市幸区小向東芝町1番地東

⑱ 出 願 人 東京芝浦電気株式会社
川崎市幸区堀川町72番地
⑲ 代 理 人 弁理士 鈴江武彦 外2名

明 細 書

1. 発明の名称

半導体装置の製造方法

2. 特許請求の範囲

(1) 半導体基板を酸素を含むプラズマ雰囲気
にさらして所定領域表面に第1の酸化膜を形成
し、この第1の酸化膜をエッチング除去した後、
熱酸化法により上記所定領域表面に第2の酸化
膜を形成する工程を含むことを特徴とする半導
体装置の製造方法。

(2) 半導体基板は、所定領域以外には窒化シ
リコン膜を耐酸化性マスクとした選択酸化法に
よりフィールド酸化膜が形成されたものであり、
第2の酸化膜はMOSデバイスのゲート酸化膜で
ある特許請求の範囲第1項記載の半導体装置の
製造方法。

3. 発明の詳細な説明

本発明は半導体装置の製造方法に係り、特に
選択酸化法により素子分離を行った場合に素子
形成領域に良質の酸化膜を形成する方法に関す

る。

従来、半導体としてシリコンを用いた半導体
装置、特にMOS半導体集積回路装置では、寄生
チャンネルによる絶縁不良をなくし、かつ寄生
容量を小さくするために、素子間のいわゆるフ
ィールド領域に比較的厚い絶縁膜を設けている。
このようにフィールド領域に、厚い絶縁膜を形
成する方法として、選択酸化法が知られている。
これは、素子形成領域を耐酸化性マスク、代表
的にはシリコン窒化膜でかみ、高温酸化を行
ってフィールド領域部に選択的に、厚い酸化膜
を生成させ、しかも一部分を基板中に埋設させ
る事を特徴とし、フィールド領域の厚い絶縁膜
と反転防止のための高濃度不純物層とを自己整
合で作る事ができるため広く素子間分離法とし
て知られている。

しかしながら、シリコン窒化膜を耐酸化性の
マスクとして用いる選択酸化法にあっては、高
温での選択熱酸化時に、シリコン窒化膜と酸化
剤が反応して窒素化合物を生成し、更に、この

窒素化合物がその下のシリコン基板表面まで達して、シリコンと反応して、シリコン窒化物を生成する。このためその後の工程で素子形成領域となるシリコン基板を熱酸化しゲート酸化膜を形成すると窒化物が介在した粗悪な熱酸化膜となったり、酸化膜の生成を阻害したりして、ゲート酸化膜の耐圧が著しく低下する欠点があった。

このような選択酸化によって生成したシリコン窒化物によるゲート酸化膜の耐圧不良は、第1図に示すように6～8 V₀₁に絶縁破壊電圧を持つ事を特徴とする。選択酸化によって生成するシリコン窒化物は $\text{Si}-\text{O}_x-\text{N}_y$ の組成を持つと思われ、ゲート酸化前のシリコン表面の熱リン酸や弗化アンモン液による溶液処理ではなかなか除去できない。

これに対して、ゲート酸化前のシリコン表面を1000 Å以上熱酸化して弗化アンモンにより一たん形成した酸化膜をエッチングし、さらにゲート酸化膜を形成すると第2図に示すよ

した後、改めて熱酸化法により上記所定領域表面に第2の酸化膜を形成することを特徴としている。

第3図はシリコン窒化膜を耐酸化性マスクとした選択酸化後、下地酸化膜とシリコン基板界面に存在するNの量をみたもので、このうちシリコン中に入ったNがシリコン窒化物をつくり、ゲート酸化膜の耐圧不良モードの原因となる。しかしながら第3図からこのようなシリコン基板内につくられるシリコン窒化物の深さ方向分布は約50 Å以下と思われ、素子形成領域のシリコンを50 Å程度シリコン窒化物と一緒にエッチングが除去できれば上記耐圧不良モードはなくなる。500℃以下の酸素プラズマを用いたシリコンの酸化は通常の熱酸化と異なり、シリコン窒化物も酸化する事が可能であり、低温酸素プラズマ処理により選択酸化後のシリコン基板表面を100 Å酸化し、これを除去すると約50 Åの素子形成領域のシリコン基板表面を均一にエッチングでき、一緒にシリコン窒化物

うに6～8 V₀₁での絶縁破壊モードはほとんどとり除く事ができる。

しかしながら、上記ゲート酸化前の前酸化は1000 Å以上の酸化を必要とし、しかも前酸化中フィールド領域の厚い酸化膜厚はほとんど増加しないため、その後の弗化アンモンによるエッチングでフィールド部の厚い酸化膜は1000 Å以上薄くなり、素子間分離の性能が低下する欠点があった。しかもこの前酸化の工程は、製造工程を複雑にし、製品のコストを上げる原因となる。

本発明はかかる欠点に鑑みてなされたもので、フィールド酸化膜を薄くする事なく、選択酸化によって生成するシリコン窒化物等を取り除き、ゲート酸化膜の耐圧不良モードをなくすことを可能とした良質の酸化膜の形成方法を提供するものである。

本発明は、半導体基板を酸素を含むプラズマ雰囲気中にさらして所定領域表面に第1の酸化膜を形成し、この第1の酸化膜をエッチング除去

も除去できる。しかも、100 Å程度の酸化膜のエッチングではフィールド領域の酸化膜の目減りはほとんど問題にならない。第4図は、このようにして選択酸化法によりフィールド酸化膜が粗込まれたシリコン基板の素子形成領域を酸素プラズマ雰囲気中にさらし、その後全面を均一に50 Åほどエッチングした後熱酸化法により形成したゲート酸化膜の耐圧分布を示す。シリコン窒化物による耐圧不良モードは完全になくなり、これによりMOSデバイスの素子特性の信頼性が高くなり、歩留りを30%以上向上させる事が可能となった。

プラズマ酸化の特徴として、たとえば外部電極方式による高周波放電を利用したガスプラズマ装置を用いれば、装置内部はすべて石英で作る事ができ、装置からの不純物による汚染はほとんど無視する事ができる。また、熱酸化と異なり、シリコン窒化膜も容易に酸化する事ができ、上記シリコン窒化物の酸化による除去はすぐれている。前述した熱酸化による前酸化

が上記シリコン窒化物の除去に1000Å以上の酸化を必要としたのは、熱酸化ではシリコン窒化物は酸化されにくく、しかも高温処理のため、窒素がさらにシリコン基板中に拡散して、新しいシリコン窒化物をつくるためである。これに対してプラズマ酸化は、500℃以下の低温で行える事、また容易にシリコン窒化物を酸化する事から、たかだか100Å程度の酸化でシリコン窒化物を完全に除去する事が可能である。

以下、MOSデバイスに適用した実施例に就いて本発明を詳細に説明する。

第5図(a)に示すように、面方位(100)、比抵抗5〜20ΩcmのP型シリコン基板1を用意し、その表面全面に、厚さ200Å程度の下地酸化膜2、厚さ1000Å程度のシリコン窒化膜3を順次堆積し、これらをパターンニングしてその後は通常の選択酸化の工程に従いフィールド領域に、第5図(b)に示すように厚さ0.9μm程度のフィールド酸化膜4を形成する。フィー

ルド酸化されてしまう。また、酸化温度が100℃以下であるので、シリコン界面に存在している重金属などの不純物や結晶欠陥や、OBFの核などもシリコン中に拡散する事なく、酸化膜7中にとり込まれてしまう。その後、この酸化膜7を希弗酸(例えばH₂O対HFが20対1)でエッチングして第5図(e)のように基板面を露出させると、シリコン基板表面はシリコン窒化物のみならず、不純物や、結晶欠陥のとり除かれた非常にクリーンな状態となっている。この時フィールド酸化膜4は100Å程度しかエッチングされないためフィールド酸化膜の目減りはほとんど問題にならない。その後第5図(f)のように熱酸化法により約300Åのゲート酸化膜8(第2の酸化膜)を形成すると、酸化膜の欠陥の核となる不純物や欠陥がないため、ゲート酸化膜8はきわめて良質なものとなる。第5図(g)に示すようにゲート酸化膜8の上に多結晶シリコン膜からなるゲート電極9を形成し、2選不純物として例えばヒ素をドーピングしてn型のソー

ルド酸化中、素子形成領域のシリコン基板表面に特にパターン化されたシリコン窒化膜3の周辺を中心にシリコン窒化物5が生成される。6はP+反転防止層である。次にシリコン窒化膜3と下地酸化膜2をエッチング除去して、第5図(e)のように素子形成領域のシリコン基板を露出させる。

その後、例えば外部電極方式による高周波放電を利用したガスプラズマ装置にこのシリコン基板を入れて、酸素プラズマ酸化を行う。この時RFのパワーを例えば500W程度、真空度を3Torrに選ぶと、シリコンに電極をつけなくとも、2時間のプラズマ処理により、第5図(d)のように100Åの酸化膜7(第1の酸化膜)を形成することが出来る。参考までに、第6図に同条件でのシリコンの酸化時間と酸化膜厚の関係を示す。この時、シリコン基板の加熱は行わず、酸化温度は100℃以下である。このように、酸素プラズマ酸化により、100Åの酸化膜7を形成するとシリコン窒化物8は一緒に

ス領域10、ドレイン領域11を形成し、全面にCVD酸化膜12を堆積し、コンタクトホールを開けて、取出し電極13、14を配設して完成する。

この実施例によれば、酸素プラズマ雰囲気にした後シリコンの50Å程度のエッチングにより、選択酸化でシリコン基板表面に生成したシリコン窒化物のみならず、シリコン表面の有機物や重金属を中心とした不純物さらに結晶欠陥まで除去できるためほとんど欠陥のない良質なゲート酸化膜を得る事ができ、MOSデバイスの特性向上が図られる。また、この実施例によれば従来の前酸化工程のような高温の熱処理工程を不要とするため、フィールド反転防止層の再分布による横方向広がりを抑える事ができ、従って素子形成領域の減少を抑える事ができるようになった。

更に、この実施例によれば、従来の前酸化工程に比べ、約100Å程度の酸化で、基板中のシリコン窒化物を除去できるため、酸化膜のエ

ッシング除去の時、フィールド酸化膜の目減りは約100 Å程度で済み、フィールド酸化膜が薄くなる事による素子の分離特性の低下は問題ない。

更に、この実施例によれば、酸素プラズマ酸化においてシリコン基板に外部電極をとりつける必要はなく、装置からの汚染の心配はまったくなく、また、従来の前酸化の工程に比べ工程が簡略化され、コストの低下が図れる。またゲート酸化膜の信頼性が上がる事により、歩留りは30%以上向上させる事ができる。

以上、説明したように、この発明の方法によれば、簡単な製造工程で信頼性の高い良質の酸化膜を得る事ができ、特にMOS半導体集積回路装置の歩留りと信頼性を著しく向上できるようになる。

4. 図面の簡単な説明

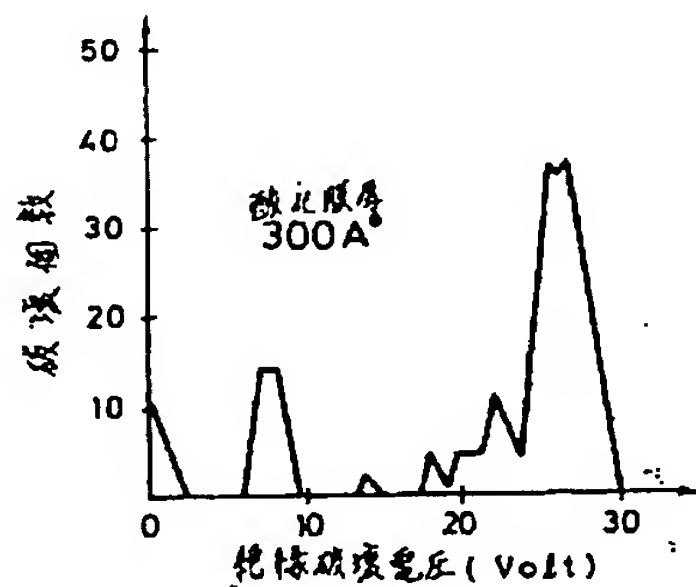
第1図および第2図は従来法におけるゲート酸化膜の絶縁破壊電圧分布を示す図、第3図は選択酸化によるシリコン窒化物の生成を示す

ーゾム分析の結果を示す図、第4図は本発明法におけるゲート酸化膜の絶縁破壊電圧分布を示す図、第5図(a)~(e)は本発明の一実施例を示す工程断面図、第6図は酸素プラズマ酸化による、酸化時間と酸化膜厚の関係を示す図である。

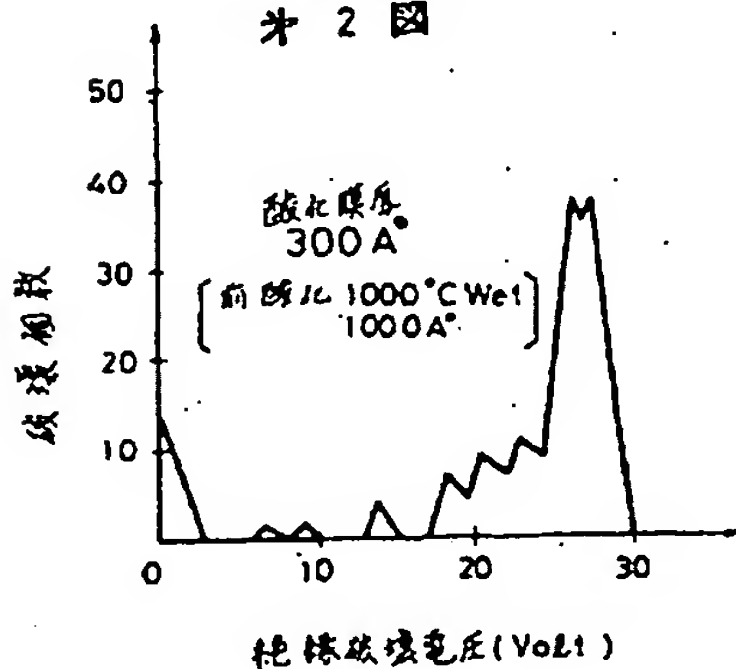
1...P型シリコン基板、2...下地酸化膜、3...シリコン窒化物(耐酸化性マスク)、4...フィールド酸化膜、5...シリコン窒化物、7...プラズマ酸化による酸化膜(第1の酸化膜)8...ゲート酸化膜(第2の酸化膜)、9...ゲート電極、10...ソース領域、11...ドレイン電極、12...CVD酸化膜、13、14...取り出し電極。

出願人代理人 弁理士 鈴 江 武 彦

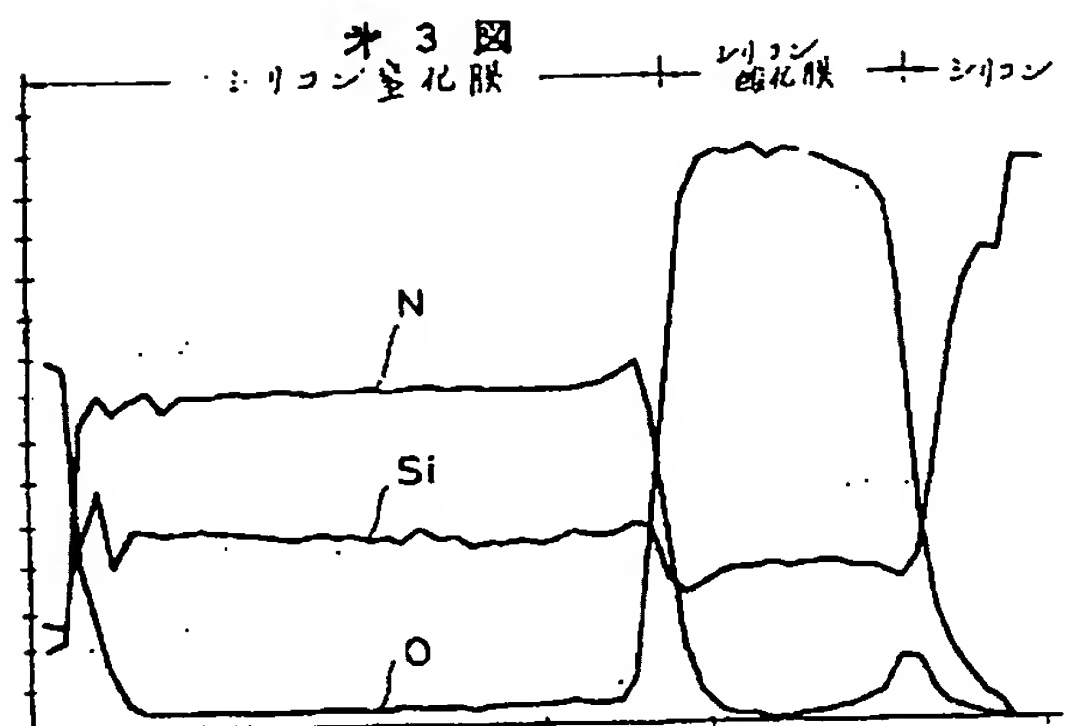
第1図



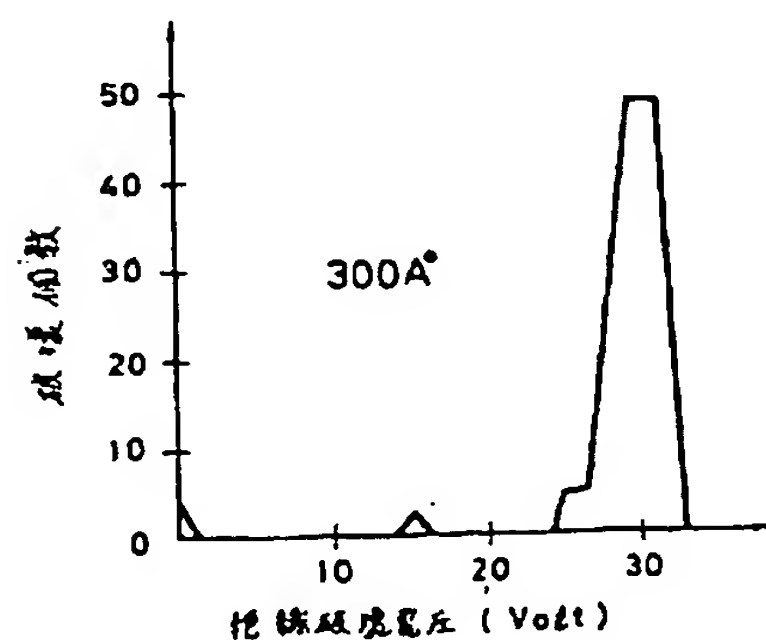
第2図



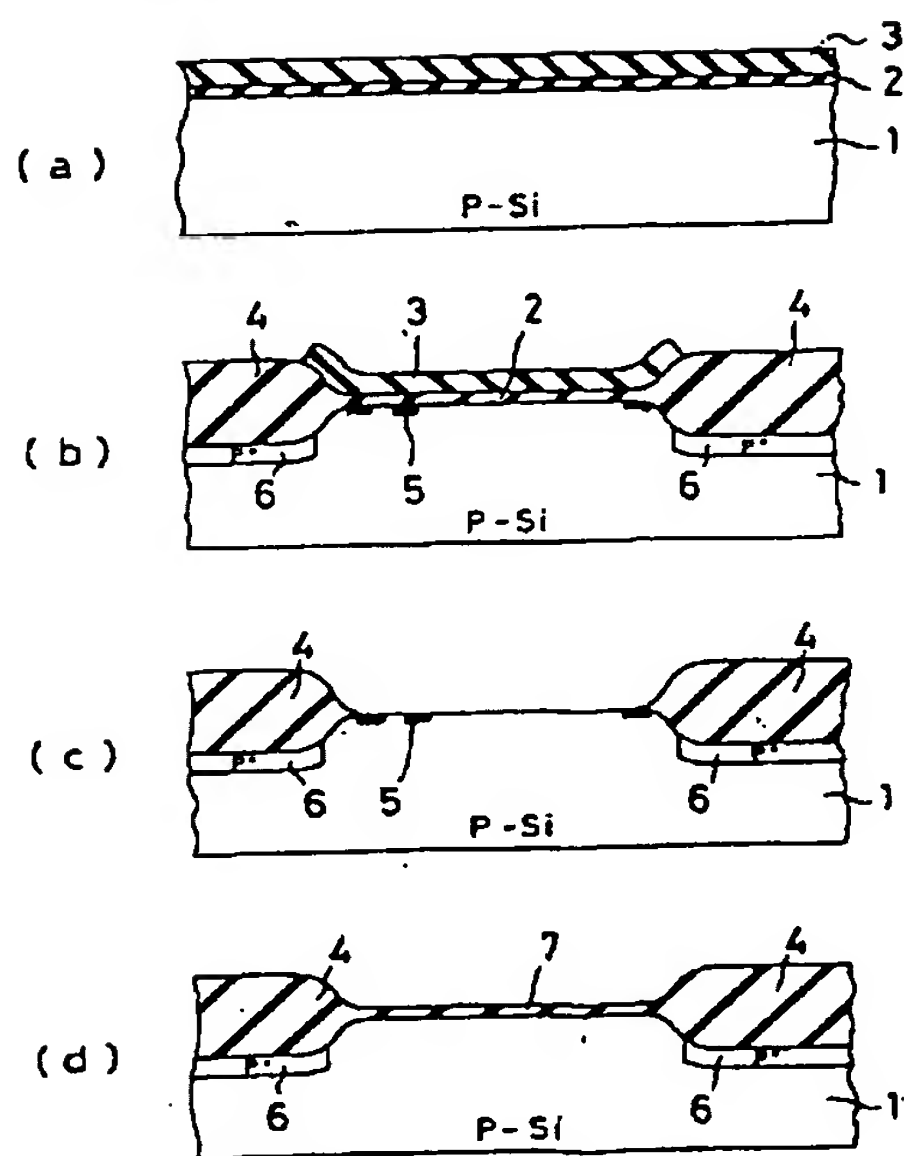
第3図



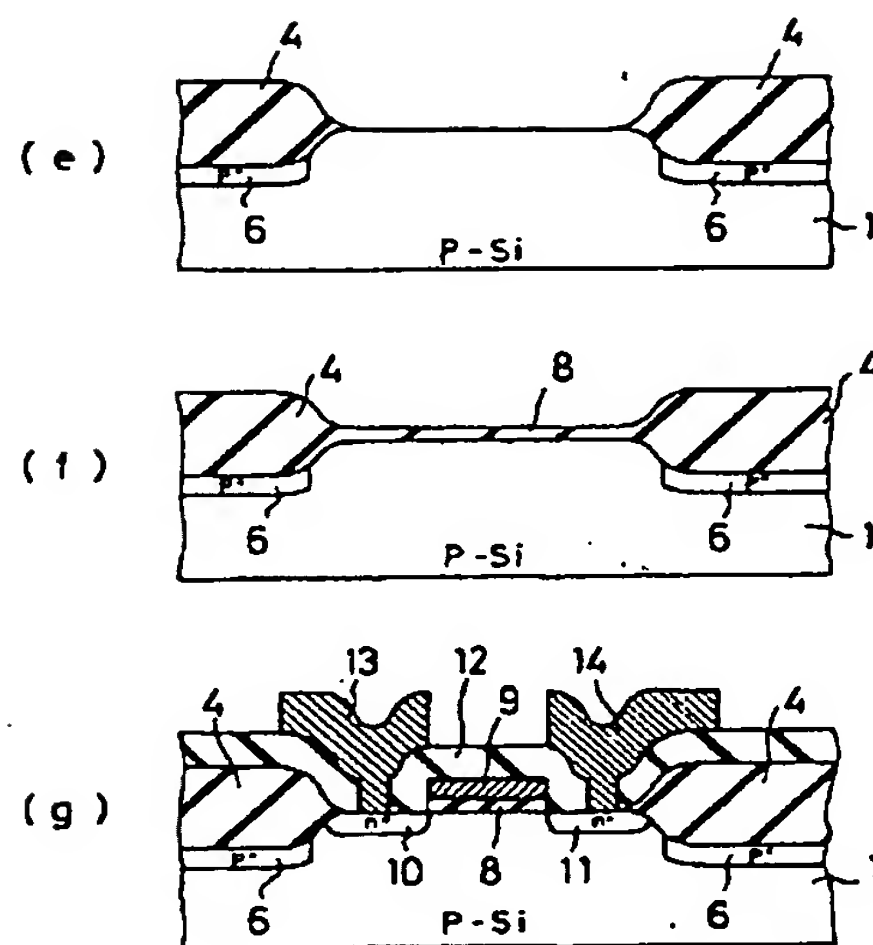
第4図



才 5 図



才 5 図



才 6 図

